

# Tehnici de control și estimare în acționări electrice

## Manipularea semnalelor digitale și decodificarea informației binare

### I. SCOPUL LUCRĂRII:

Lucrarea de laborator are ca scop:

- familiarizarea studentului cu operațiile binare în mediul Matlab – Simulink;
- familiarizarea studentului cu diverse elemente periferice specifice informației binare;
- prezentarea modului de lucru cu matrici și vectori liniari;

### II. INTRODUCERE:

În cadrul lucrării anterioare, a fost prezentat în mod preponderent modul de lucru al platformei NI MyRIO 1900 împreună cu mediul de simulare și programare grafică Matlab – Simulink și mediul de testare în timp real NI VeriStand. S-a avut în vedere modul de procesare al semnalelor digitale și discrete. A fost utilizată plăcuța modulară nr. 1 atașată la conectorul MXP\_A. Conform schemei bloc a arhitecturii interne a platformei NI MyRIO 1900, există doi conectori MXP (A și B) și conectorul MSP (Fig. 1, 2, 3). În fiecare conector există diverse terminale la care pot fi alocate diferite funcții prin intermediul ariei de porți programabilă (eng. FPGA) Zynq 7010.

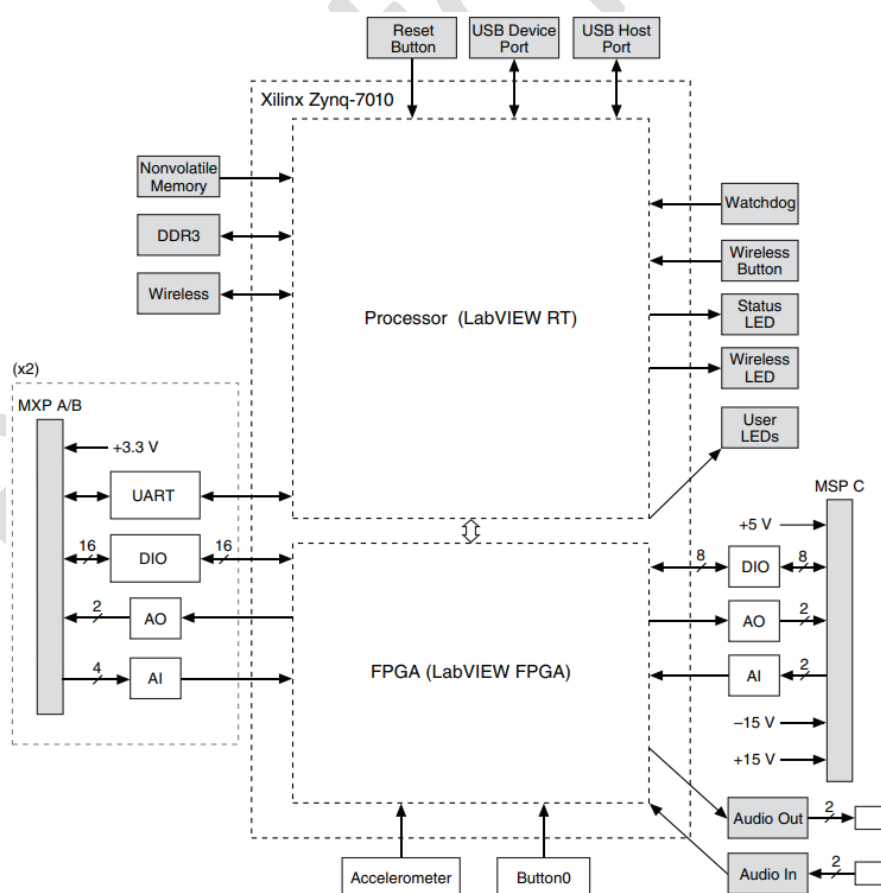


Fig. 1 – Arhitectura predefinită de producător a platformei de dezvoltare NI MyRIO 1900

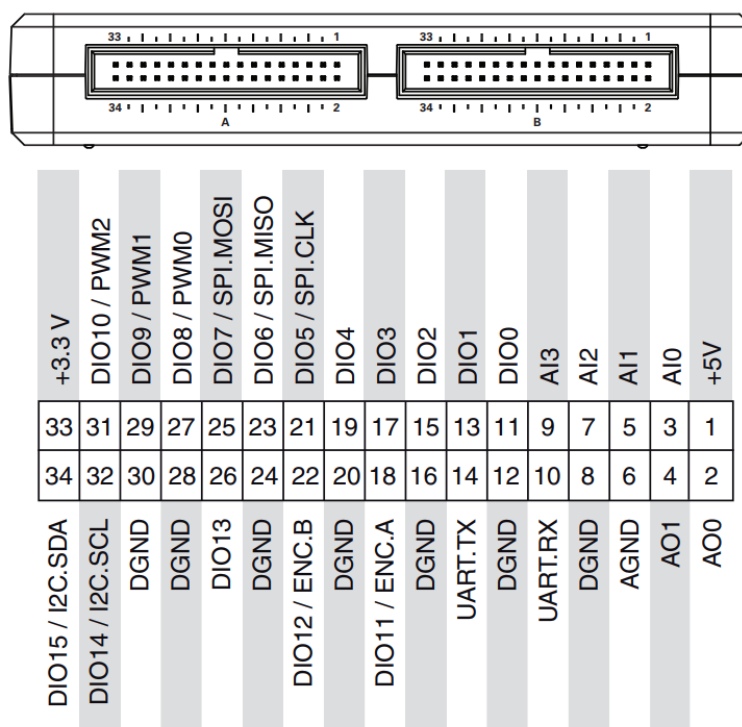


Fig. 2 – Funcțiile alocate blocurilor de terminale MXP

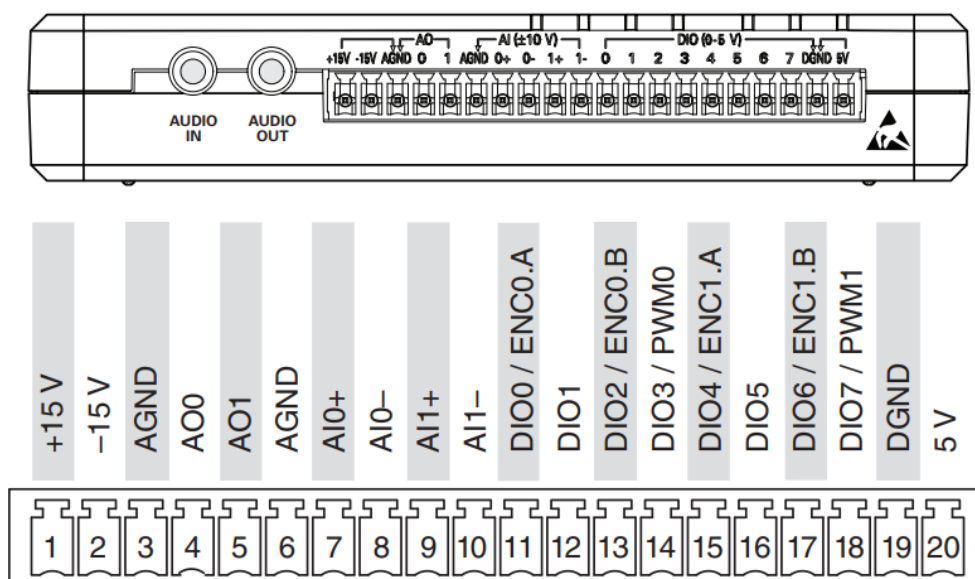


Fig. 3 – Funcțiile alocate blocului de terminale MSP

- În cadrul lucrării actuale vor fi utilizate trei plăcuțe modulare (Fig. 4, 5, 6), anume:
- plăcuța modulară nr. 1 – cu șir de indicatori luminoși și butoane cu apăsare și revenire;
  - plăcuța modulară nr. 2 – cu afișaj cu șapte segmente și butoane cu apăsare și revenire;
  - plăcuța modulară nr. 3 – cu opt butoane cu pârghie (eng. lever switch) fără revenire;

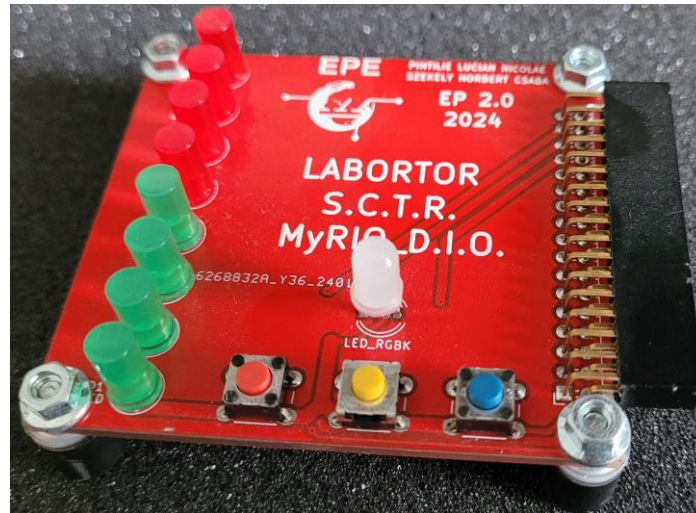


Fig. 4 - Plăcuța modulară nr. 1



Fig. 5 - Plăcuța modulară nr. 2

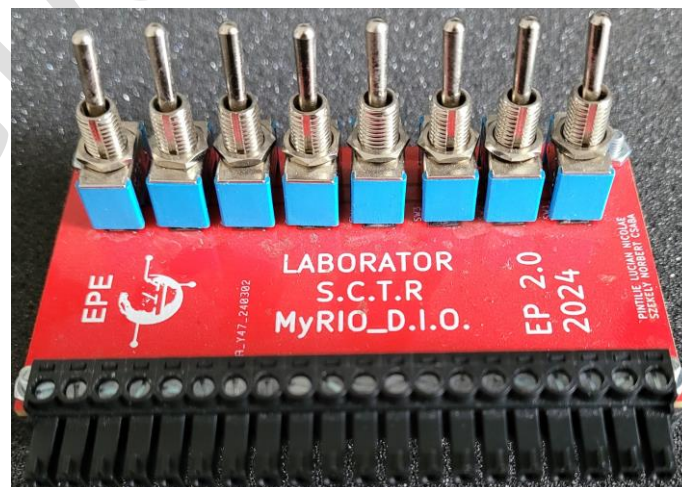


Fig. 6 - Plăcuța modulară nr. 3

Plăcuța nr. 1 conține următoarele elemente periferice digitale sau logice:

- opt diode electroluminiscente (eng. LED), patru de culoare verde și patru roșu;
- o singură diodă electroluminiscentă multicoloră (eng. RGB LED);
- trei microîntreruptoare cu apăsare și revenire (eng. PTM pushbutton);
- terminal de atașare la conectorul MXP;

Plăcuța nr. 2 conține următoarele elemente periferice digitale sau logice:

- afișaj cu șapte segmente LED (eng. 7 segment display);
- o singură diodă electroluminiscentă multicoloră (eng. RGB LED);
- trei microîntreruptoare cu apăsare și revenire (eng. PTM pushbutton);
- terminal de atașare la conectorul MXP;

Plăcuța nr. 3 conține următoarele elemente periferice digitale sau logice:

- opt întreruptoare cu pârghie (eng. lever switch) fără revenire mecanică;
- terminal de atașare la conectorul MSP;

NOTĂ : Este necesar de specificat faptul că:

- nivelul logic al tensiunii de alimentare în cadrul conectorului MXP este 3,3 [V];
- nivelul logic al tensiunii de alimentare în cadrul conectorului MSP este 5 [V];
- starea logică a intrărilor digitale din conectorul MXP este inversată;
- starea logică a intrărilor digitale din conectorul MSP este non-inversată (normală);
- dioda electroluminiscentă multicoloră este atașată la terminalele digitale capabile să furnizeze un semnal dreptunghiular modulată în lățime (eng. PWM);
- plăcuța modulară nr. 1 a fost atașată la terminalul MXP\_A;
- plăcuța modulară nr. 2 a fost atașată la terminalul MXP\_B;
- plăcuța modulară nr. 3 a fost atașată la terminalul MSP;

Terminalele digitale au fost repartizate și alocate resurselor fizice sau periferice aparținente plăcuței modulare nr. 1, conform tabelului următor:

Simbolul elementului din circuit	Terminal convențional	Terminal fizic MXP	Funcție
D1 LED	DO0_A – MXP A	11	Ieșire digitală
D2 LED	DO1_A – MXP A	13	Ieșire digitală
D3 LED	DO2_A – MXP A	15	Ieșire digitală
D4 LED	DO3_A – MXP A	17	Ieșire digitală
D5 LED	DO4_A – MXP A	19	Ieșire digitală
D6 LED	DO5_A – MXP A	21	Ieșire digitală
D7 LED	DO6_A – MXP A	23	Ieșire digitală
D8 LED	DO7_A – MXP A	25	Ieșire digitală
LED_RGBK - R	PWM0_A – MXP A	27	Ieșire digitală pulsatorie
LED_RGBK - G	PWM1_A – MXP A	29	Ieșire digitală pulsatorie
LED_RGBK - B	PWM2_A – MXP A	31	Ieșire digitală pulsatorie
SW1	DI11_A – MXP A	18	Intrare digitală
SW2	DI12_A – MXP A	22	Intrare digitală
SW3	DI13_A – MXP A	26	Intrare digitală

Terminalele digitale au fost repartizate și alocate resurselor fizice sau periferice aparținente plăcuței modulare nr. 2, conform tabelului următor:

Simbolul elementului din circuit	Terminal convențional	Terminal fizic MXP	Funcție
7 segment – SEG_a	DO0_A – MXP B	11	Ieșire digitală
7 segment – SEG_b	DO1_A – MXP B	13	Ieșire digitală
7 segment – SEG_c	DO2_A – MXP B	15	Ieșire digitală
7 segment – SEG_d	DO3_A – MXP B	17	Ieșire digitală
7 segment – SEG_e	DO4_A – MXP B	19	Ieșire digitală
7 segment – SEG_f	DO5_A – MXP B	21	Ieșire digitală
7 segment – SEG_g	DO6_A – MXP B	23	Ieșire digitală
7 segment – SEG_DP	DO7_A – MXP B	25	Ieșire digitală
LED_RGBK - R	PWM0_B – MXP A	27	Ieșire digitală pulsatorie
LED_RGBK - G	PWM1_B – MXP A	29	Ieșire digitală pulsatorie
LED_RGBK - B	PWM2_B – MXP A	31	Ieșire digitală pulsatorie
SW1	DI11_B – MXP A	18	Intrare digitală
SW2	DI12_B – MXP A	22	Intrare digitală
SW3	DI13_B – MXP A	26	Intrare digitală

Terminalele digitale au fost repartizate și alocate resurselor fizice sau periferice aparținente plăcuței modulare nr. 3, conform tabelului următor:

Simbolul elementului din circuit	Terminal convențional	Terminal fizic MXP	Funcție
SW_0	DI0 – MSP	11	Intrare digitală
SW_1	DI1 – MSP	12	Intrare digitală
SW_2	DI2 – MSP	13	Intrare digitală
SW_3	DI3 – MSP	14	Intrare digitală
SW_4	DI4 – MSP	15	Intrare digitală
SW_5	DI5 – MSP	16	Intrare digitală
SW_6	DI6 – MSP	17	Intrare digitală
SW_7	DI7 – MSP	18	Intrare digitală

NOTĂ: Există două standarde de implementare al intrărilor digitale:

- standardul TTL (eng. Transistor to Transistor Logic);
- standardul CMOS (eng. Complementary Metal Oxide Semiconductor);

Standardul TTL are la bază tranzistoare bipolare cu joncțiune (eng. BJT), care deservește rolul de comutatoare electronice rapide. Nivelul tensiunii de lucru al implementării TTL este standardizat la 5 [V]. Datorită modului de funcționare al tranzistoarelor bipolare (comanda de deschidere în bază se realizează cu un anumit nivel de curent), consumul de putere este mult mai mare față de implementarea cu tranzistoare MOSFET în standard CMOS. Avantajul major al acestui tip de implementare este reprezentat prin imunitatea la zgomot pe partea de comandă. Un alt avantaj este redat de faptul că, logica de comandă nu trebuie să fie complementară (inversată).

Standardul CMOS are la bază tranzistoare cu efect de câmp și substrat realizat tehnologic din pulberi de oxizi metalici și semiconductori (eng. MOSFET). Tranzistoarele au rolul de asemenea de întreruptoare electronice comandate la frecvență mare. Nivelul standardizat al tensiunii de lucru (eng. Low Voltage CMOS - LVCMOS) este 3,3 [V]. Datorită principiului de funcționare al tranzistoarelor MOSFET (comanda în grilă se realizează prin diferență de potențial sau cădere de tensiune), consumul de putere deci este mult mai redus față de implementarea bazată pe standardul TTL. Dezavantajul major al acestei implementări constă în faptul că, partea de comandă poate fi susceptibilă la zgomot indus prin diferențe de potențial față de grila tranzistorului. Motiv pentru care, în standardul „FET” (eng. Field Effect Transistor) sau „MOS” (eng. Metal Oxide Semiconductor), se preferă funcționarea circuitului de comandă în logică inversată sau complementară. Astfel pentru a produce o tranziție de la starea inițială, este necesară conectarea la masă prin intermediul unei rezistențe de valoare mare a terminalului de comandă.

Ținând cont de principiile enunțate mai sus, există deci două moduri de tratare ale intrărilor digitale bazate pe schemele clasice de conectare, anume:

- intrări digitale cu conectare inițială la masă (eng. pull – down) (Fig. 7);
- intrări digitale cu conectare inițială la sursă (eng. pull – up) (Fig. 8);

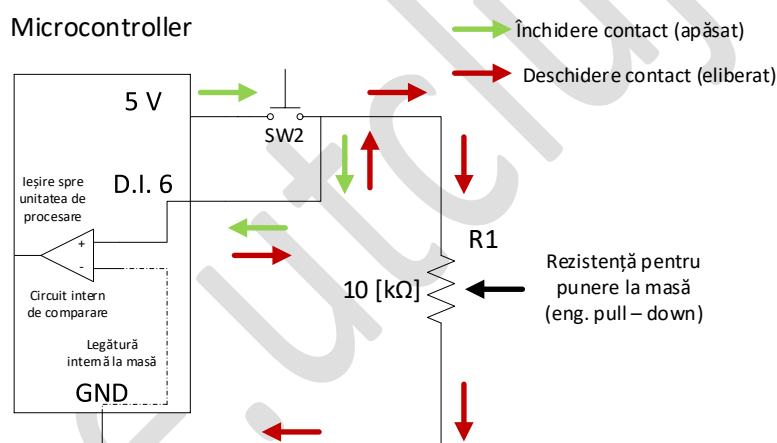


Fig. 7 – Schema de tratare a intrării digitale prin conectare inițială la masă

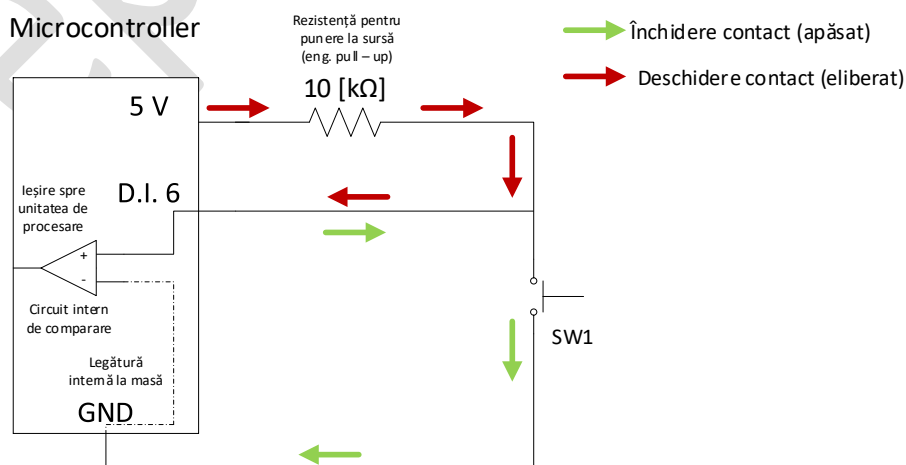


Fig. 8 – Schema de tratare a intrării digitale prin conectare inițială la sursă

Schema de tratare a intrării digitale prin conectare inițială la masă (eng. pull-down) (Fig. 7), se preferă atunci când implementarea intrării digitale este conform standardului TTL. Logica rezultantă nu este inversată, iar tensiunea de alimentare este 5 [V]. Pentru activarea intrării digitale este necesară conectarea ei la sursa de alimentare (cu potențial de 5 [V]). Starea inițială a intrării este „zero – logic”, aceasta fiind conectată la masă prin intermediul unei rezistențe de valoare mare.

Schema de tratare a intrării digitale prin conectare inițială la sursă (eng. pull-up) (Fig. 8), se preferă atunci când implementarea intrării digitale este conform standardului CMOS. Logica rezultantă este inversată, iar tensiunea de lucru este 3,3 [V]. Pentru dezactivarea intrării digitale este necesară conectarea ei la masă (cu potențial zero, diferit de cel al sursei de alimentare). Starea inițială a intrării este „unu – logic”, aceasta fiind conectată la sursă prin intermediul unei rezistențe de valoare mare.

Intrarea digitală poate fi asimilată printr-un comparator intern care există în cadrul arhitecturii sistemului de calcul și achiziție de date.

NOTĂ: Conectorul MXP\_A și MXP\_B funcționează după standardul CMOS având tensiunea de lucru 3,3 [V] iar conectorul MSP funcționează după standardul TTL având tensiunea de lucru 5 [V]. Schema de conectare pentru intrările digitale din cadrul conectorilor MXP este schema de tratare prin conectare inițială la sursă (eng. pull-up). Schema de conectare pentru intrările digitale din cadrul conectorului MSP este schema de tratare prin conectare inițială la masă (eng. pull-down).

Ieșirea digitală poate fi asimilată ca și o semi-punte formată din două elemente comutatoare complementare, comandate integral (ex. tranzistoare bipolare - TTL sau MOSFET – CMOS / FET) (Fig. 9).

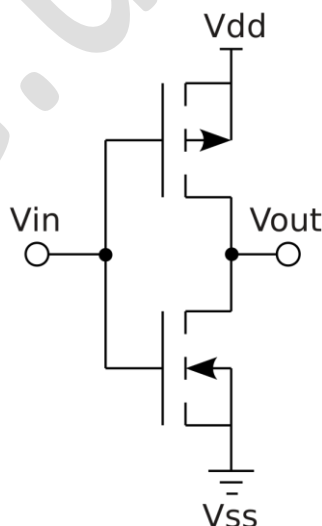
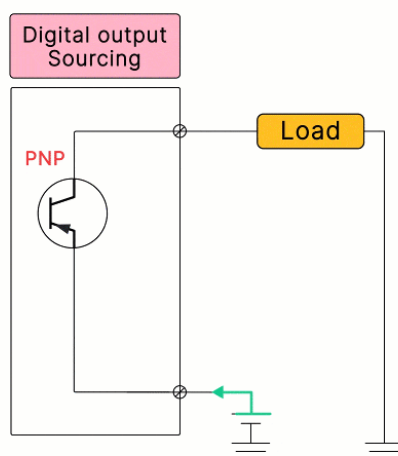


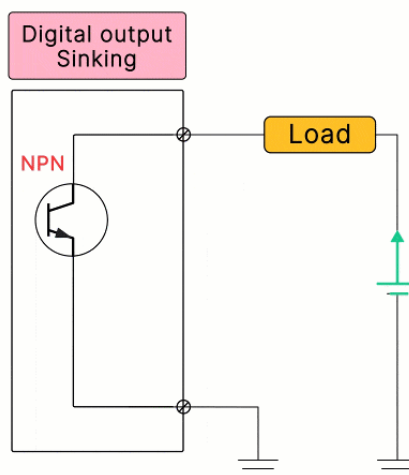
Fig. 9 – Schema principală a ieșirii digitale

Ieșirile digitale, prezintă două moduri de funcționare (Fig. 10 – A, B):

- modul de furnizarea al curentului prin ieșirea digitală la sarcină (eng. sourcing);
- modul de preluarea al curentului de la sarcină prin ieșirea digitală (eng. sinking).



A.



B.

Fig. 10 – Modurile de funcționare ale ieșirilor digital  
A. – Furnizare de curent, B. – Preluare de curent

Ținând cont de modurile de funcționare ale ieșirilor digitale, există deci două tipuri de afișaje cu șapte segmente LED (Fig. 11):

- afișaje cu 7 segmente având catodul comun (eng. Common Cathode - CC) (Fig. 11 - A);
- afișaje cu 7 segmente având anodul comun (eng. Common Anode - CA) (Fig. 11 - B);

Afișajul cu șapte segmente LED având catodul ca și bornă de potențial comun, se utilizează atunci când ieșirile digitale pot furniza curentul de lucru la fiecare segment în parte (eng. sourcing), iar logica de activare a ieșirii digitale nu este inversată. Modulul va fi alimentat din ieșirile digitale și nu necesită conectarea la o sursă de alimentare.

Afișajul cu șapte segmente LED având anodul ca și bornă de potențial comun, se va utiliza atunci când ieșirile digitale preiau curentul de la modulul alimentat de la sursă. Fiecare intrare digitală are rolul de a crea cale de conducție pentru curent la masă (eng.



sinking). Logica de funcționare va fi complementară (inversată). Modulul se va alimenta de la o sursă prin terminalul comun (anodul).

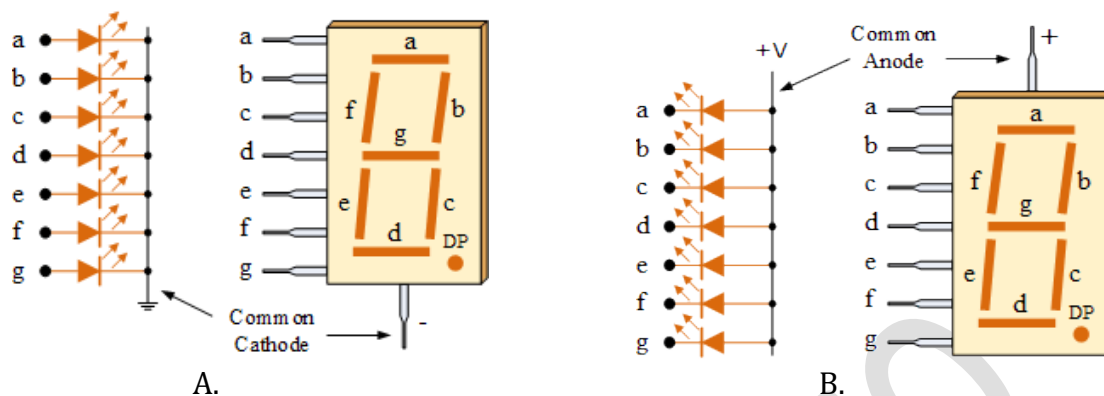


Fig. 11 – Schema bloc principală a unui afișaj cu șapte segmente  
A. – Având catod comun, B. – Având anod comun

NOTĂ: În cazul actual, plăcuța modulară nr. 2 conține un afișaj cu șapte segmente având conexiune de tip „catod comun”, deci fiecare segment va fi alimentat prin intermediul ieșirilor digitale care furnizează curentul necesar activării diodelor electroluminiscente.

Manipularea informației binare, se va realiza pe baza:

- operatorilor logici fundamentali (eng. NOT, AND, OR);
- operatorilor poziționali (eng. right bit shifting „>>”, left bit shifting „<<”, bit masking);
- tabelor de adevăr asociative (eng. logical truth look-up table);
- transformărilor de bază de numerație (eng. „B2D” (binary to decimal), „H2B” (hexadecimal to binary)).

### III. IMPLEMENTAREA APLICAȚIILOR:

Se propune implementare următoarelor aplicații:

- auto-menținerea stării logice în cazul butoanelor cu apăsare și revenire;
- manipularea pozițională a informației într-un șir de date binare;
- acționarea afișajului cu șapte segmente prin intermediul tabelor asociative;
- decodarea informației binare provenită de la opt intrări digitale.

#### APLICAȚIA 1:

Se va implementa modelul Matlab – Simulink conform figurii (Fig. 12). Se vor realiza legăturile dintre model și perifericele sistemului de calcul NI MyRIO 1900 în mediul NI VeriStand conform figurii (Fig. 13) având în vedere asocierile următoare:

- Input.DI12\_A → Inports.OFF\_BTN;
- Input.DI13\_A → Inports.ON\_BTN;
- Output.DO3\_A → Outports.DO\_2;
- Output.DO4\_A → Outports.DO\_1;

Se va realiza panoul frontal în cadrul mediului NI VeriStand conform (Fig. 14).

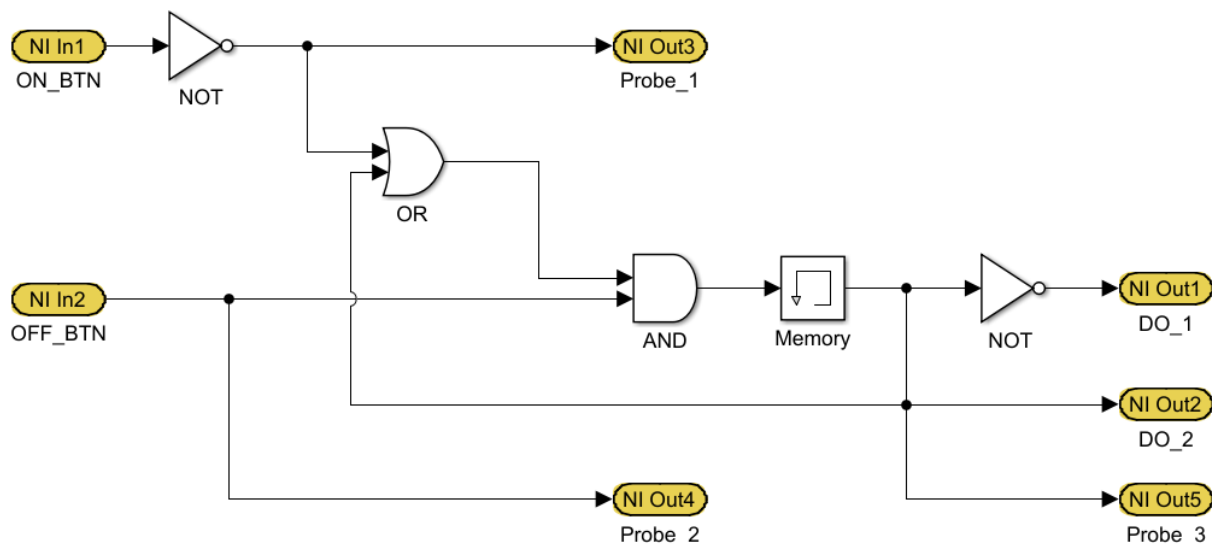


Fig. 12 – Modelul Matlab – Simulink specific aplicației nr. 1

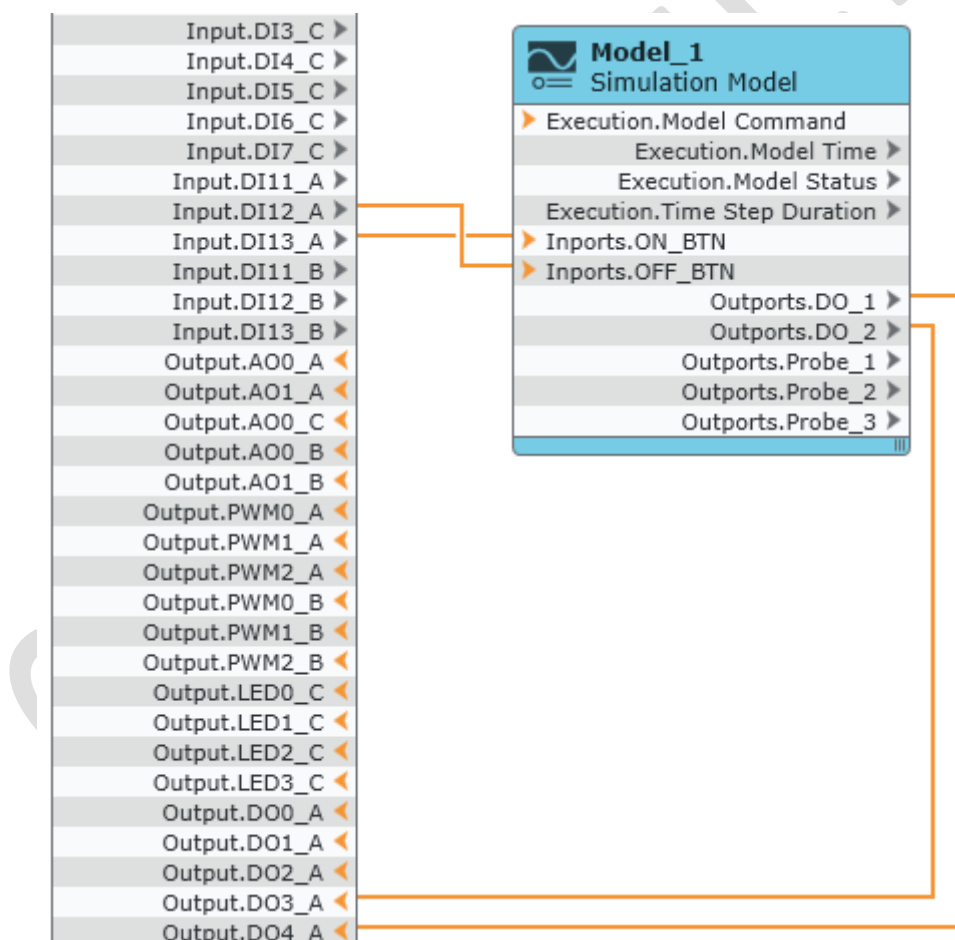


Fig. 13 – Asocierile realizate în cadrul mediului NI VeriStand specifice aplicației nr. 1

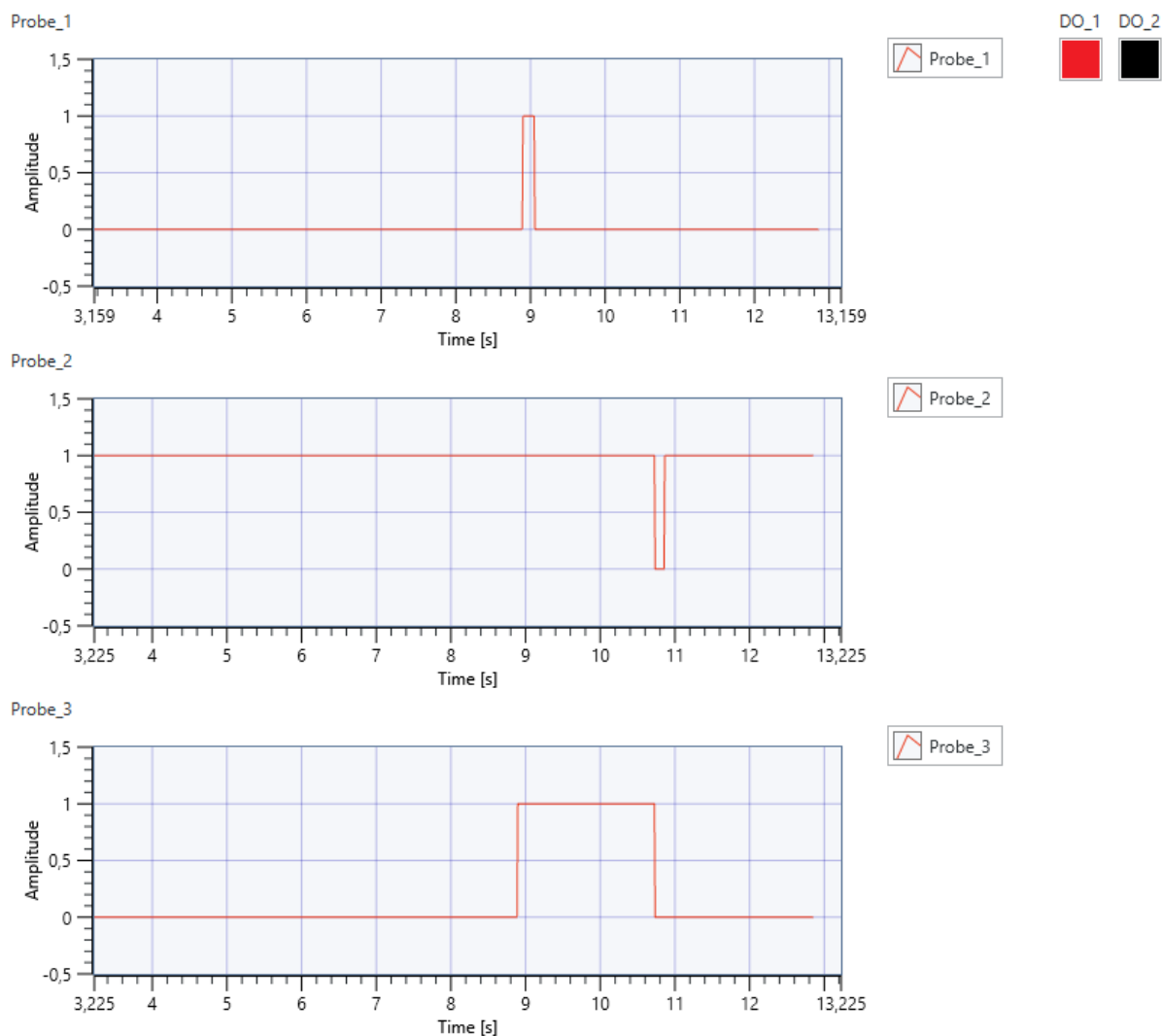


Fig. 14 – Panoul frontal specific aplicației nr. 1 implementat în mediului NI VeriStand

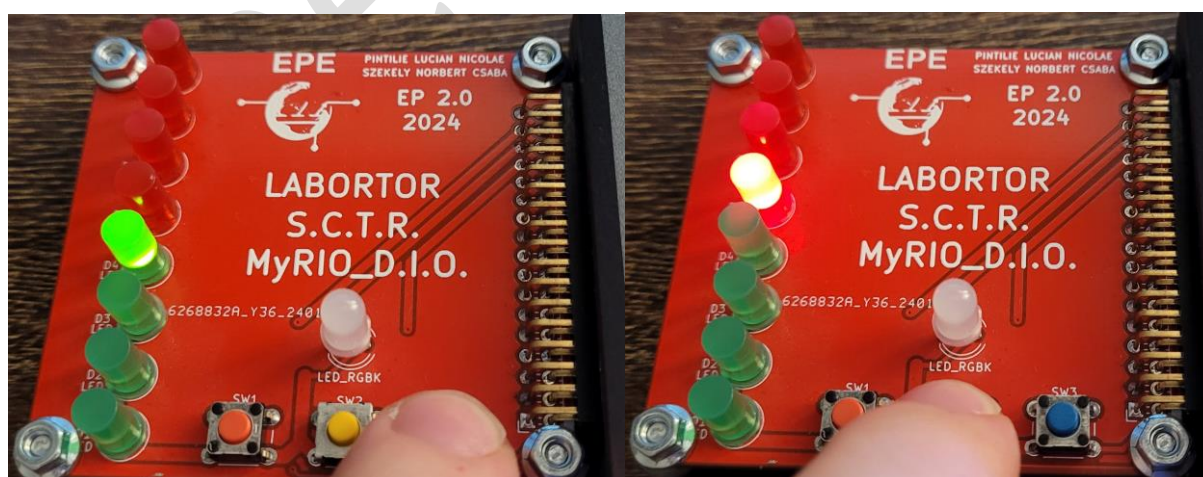


Fig. 15 – Acționarea asupra elementelor periferice din cadrul aplicației nr. 1

În cadrul aplicației nr. 1 se poate observa modul de manipulare al semnalului digital prin intermediul operatorilor logici, mai precis, implementarea unei strategii de

Conf. Dr. Ing. Enikő Szőke – [Eniko.Szoke@emd.utcluj.ro](mailto:Eniko.Szoke@emd.utcluj.ro)

Asist. Dr. Ing. Lucian – Nicolae Pintilie – [Lucian.Pintilie@emd.utcluj.ro](mailto:Lucian.Pintilie@emd.utcluj.ro)

auto-menținere a stării digitale provenită de la butonul cu apăsare și revenire mecanică. Acționarea butoanelor din cadrul plăcuței modulare nr. 1 conduce la modificarea stării celor doi indicatori luminoși din cadrul șirului lateral. În faza inițială, indicatorul roșu semnalizează faptul că sistemul este inactiv, iar odată cu acționarea butonului de pornire se va comuta indicatorul verde semnalizând punerea în funcțiune a sistemului. Evoluția stărilor digitale din cadrul modelului poate fi observată în cadrul panoului frontal prin intermediul graficelor obținute de la ieșirile de monitorizare „Probe\_1”, „Probe\_2” și „Probe\_3”. Totodată prin intermediul indicatorilor virtuali „DO\_1” și „DO\_2” se va observa starea ieșirilor digitale atașate la indicatori luminoși LED fizici.

## APLICAȚIA 2:

Se va implementa modelul Matlab – Simulink conform figurii (Fig. 16). Se vor realiza legăturile dintre model și perifericele sistemului de calcul NI MyRIO 1900 în mediul NI VeriStand conform figurii (Fig. 17) având în vedere asocierile următoare:

- Input.DI11\_A → Inports.UP\_BTN;
- Input.DI12\_A → Inports.DOWN\_BTN;
- Input.DI13\_A → Inports.RESET;
- Output.DO0\_A → Outports.DO\_1;
- Output.DO1\_A → Outports.DO\_2;
- Output.DO2\_A → Outports.DO\_3;
- Output.DO3\_A → Outports.DO\_4;
- Output.DO4\_A → Outports.DO\_5;
- Output.DO5\_A → Outports.DO\_6;
- Output.DO6\_A → Outports.DO\_7;
- Output.DO7\_A → Outports.DO\_8;

Se va realiza panoul frontal în cadrul mediului NI VeriStand conform (Fig. 19).

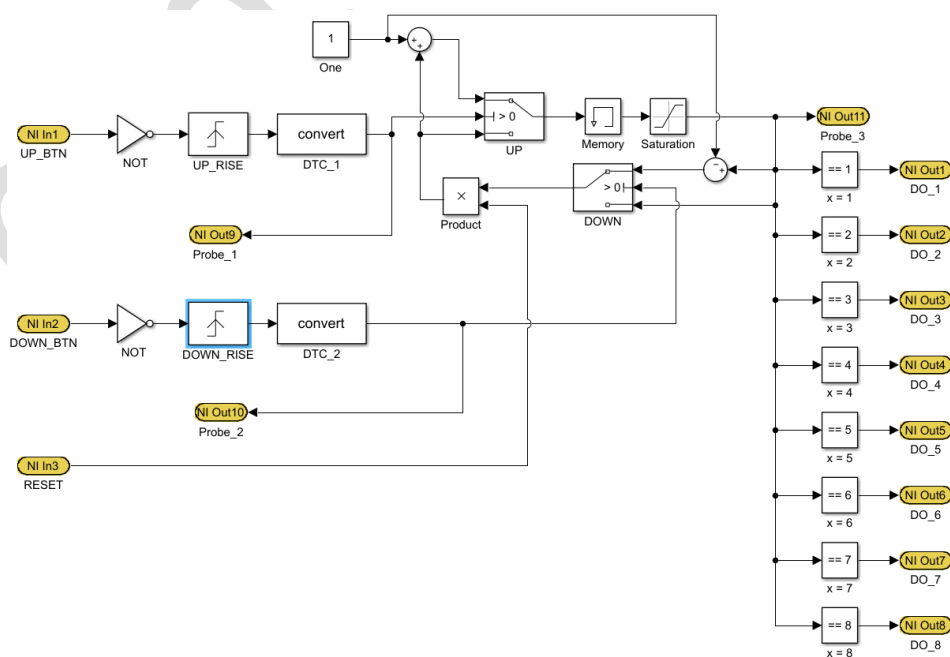


Fig. 16 – Modelul Matlab – Simulink specific aplicației nr. 2

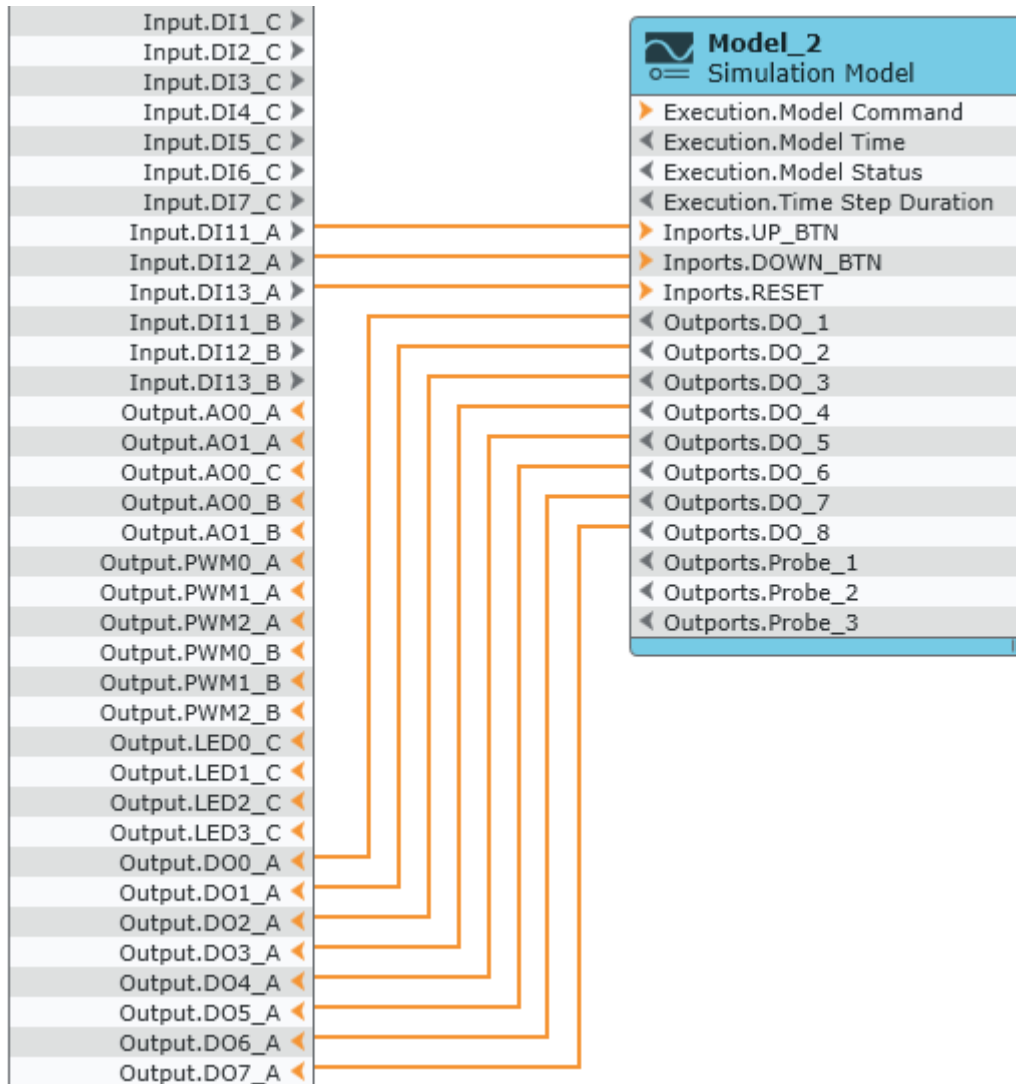


Fig. 17 – Asocierile realizate în cadrul mediului NI VeriStand specifice aplicației nr. 2

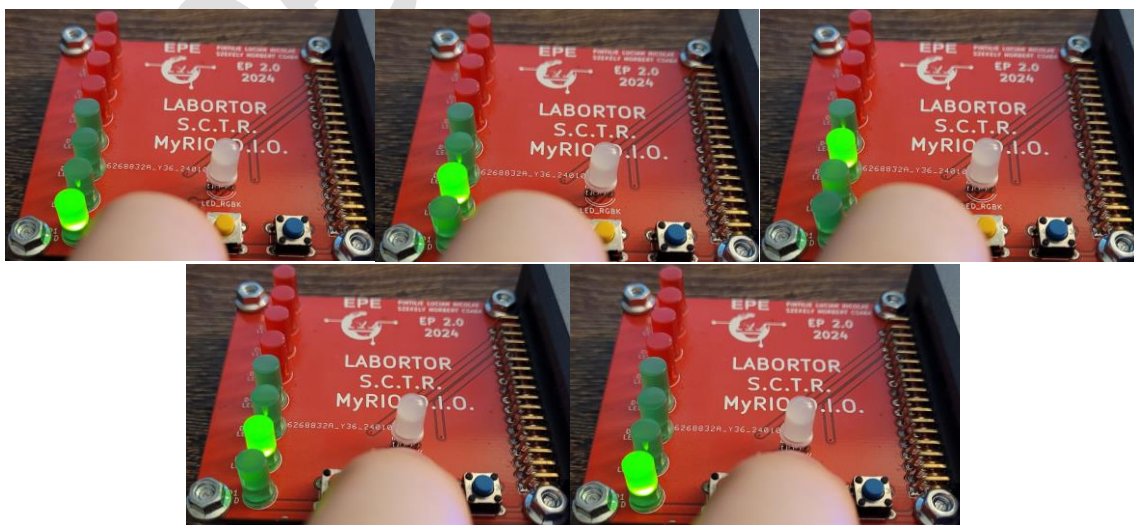


Fig. 18 - Acționarea asupra elementelor periferice din cadrul aplicației nr. 2

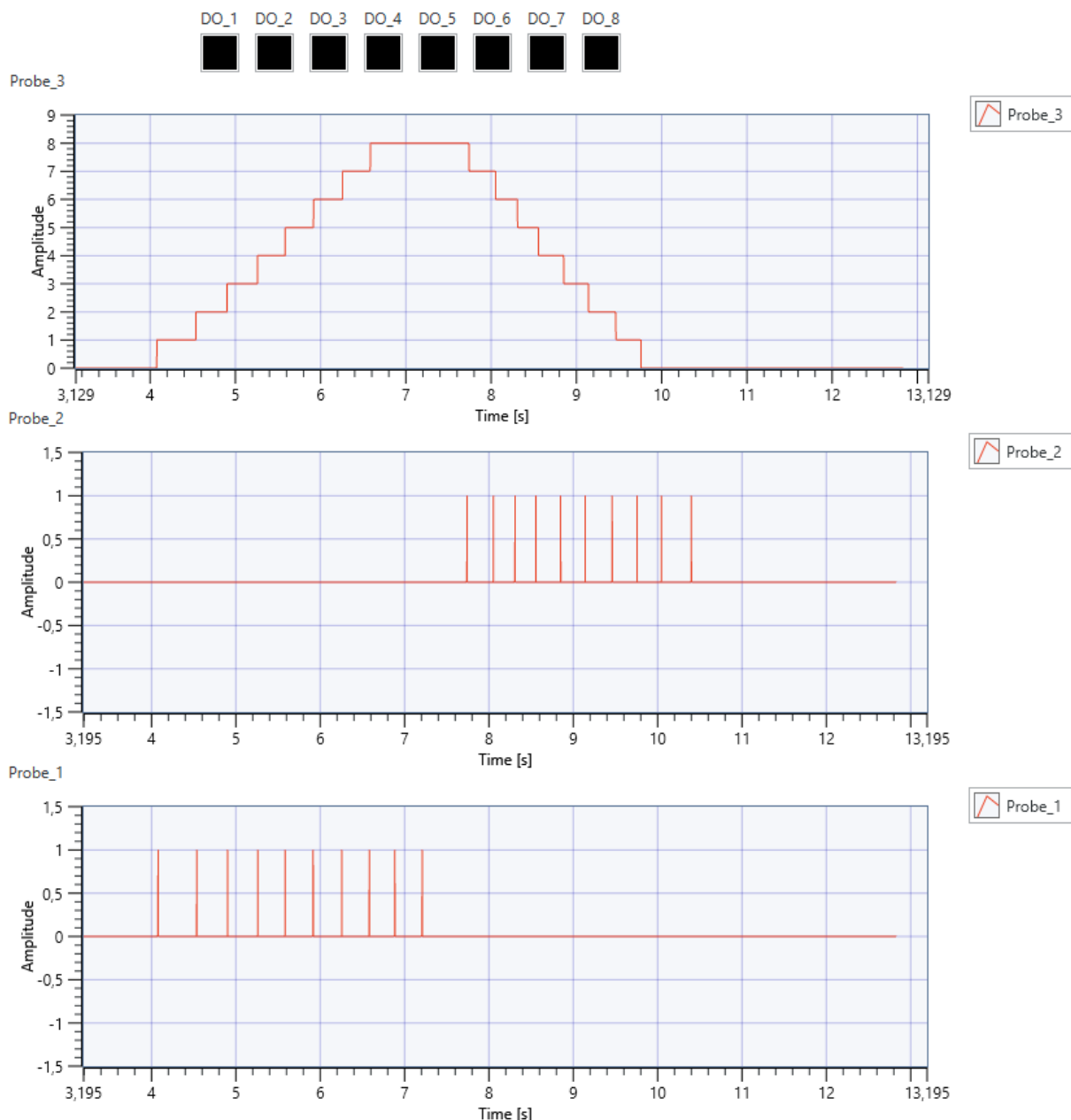


Fig. 19 - Panoul frontal specific aplicației nr. 2 implementat în mediului NI VeriStand

În cadrul aplicației nr. 2 se poate observa modul de manipulare al semnalului digital prin intermediul operatorilor binari poziționali „>>” (deplasare la dreapta) și „<<” (deplasare la stânga). Operația aritmetică echivalentă deplasării spre dreapta este scăderea, iar operația echivalentă deplasării poziției curente din cadrul șirului binar spre stânga este adunarea. Șirul binar (în cazul actual) va fi reprezentat printr-o coloană luminoasă formată din opt indicatori LED. Operația de deplasare poate fi controlată prin intermediul a trei butoane cu apăsare și revenire din componența primei plăcuțe modulare (butonul pentru deplasare în sens crescător, butonul pentru deplasare în sens descrescător și butonul pentru re-inițializare). Semnalul rezultat este digital (mai precis discret – având mai multe nivele de amplitudine) (Fig. 19 – primul grafic specific denumirii „Probe\_3”). La apăsarea repetată a butoanelor de deplasarea în sens crescător

sau descrescător, amplitudinea semnalului digital / discret se va modifica, implicit și poziția din șir (Fig. 18). Identificarea poziției din șir, se va realiza prin intermediul comparatoarelor. Dispozitivul astfel implementat reprezintă un circuit logic de tip „numărător”, care are rolul de a contoriza impulsurile provenite de la butoanele cu apăsare și revenire (Fig. 19 – graficele specifice denumirilor „Probe\_2” și „Probe\_1”). Determinarea frontului crescător din cadrul impulsului se va realiza cu ajutorul funcției „Edge Detector” regăsită în paleta de instrumente Simulink – SimScape.

### APLICAȚIA 3:

Se va implementa modelul Matlab – Simulink conform figurii (Fig. 20). Se vor realiza legăturile dintre model și perifericele sistemului de calcul NI MyRIO 1900 în mediul NI VeriStand conform figurii (Fig. 21) având în vedere asocierile următoare:

- Output.DO0\_B → Outports.a;
- Output.DO1\_B → Outports.b;
- Output.DO2\_B → Outports.c;
- Output.DO3\_B → Outports.d;
- Output.DO4\_B → Outports.e;
- Output.DO5\_B → Outports.f;
- Output.DO6\_B → Outports.g;
- Output.DO7\_B → Outports.DP;

Afișajul cu șapte segmente se compune din opt indicatori luminoși (LED) notați cu primele șapte litere ale alfabetului iar ultimul segment este reprezentat de simbolul delimitator zecimal (eng. Decimal Point – DP). Segmentul pentru indicatorul de delimitare nu se va utiliza deci va avea valoarea „0”. Pentru a trata fiecare combinație binară în parte, specifică reprezentării tuturor cifrelor din baza de numerație zecimală, se va implementa următorul tabel de adevăr (tabel asociativ – eng. look-up table LUT):

Zecimal	a	b	c	d	e	f	g	DP
0	1	1	1	1	1	1	0	0
1	0	1	1	0	0	0	0	0
2	1	1	0	1	1	0	1	0
3	1	1	1	1	0	0	1	0
4	0	1	1	0	0	1	1	0
5	1	0	1	1	0	1	1	0
6	1	0	1	1	1	1	1	0
7	1	1	1	0	0	0	0	0
8	1	1	1	1	1	1	1	0
9	1	1	1	1	0	1	1	0

Implementarea tabelului asociativ, se va realiza pe baza blocului „Index Vector”, iar indicele de ordine va fi stabilit prin intermediul unui numărător finit „Counter Limited”. Valoarea maximă la care numărătorul va ajunge va fi „9” (adică valoarea maximă din baza de numerație zecimală). Semnalul rezultat este de natură digitală mai precis discret. În cadrul panoului frontal se va implementa atât un afișaj grafic cât și modelul afișajului numeric cu șapte segmente pe baza a șapte indicatori LED virtuali (Fig. 22).

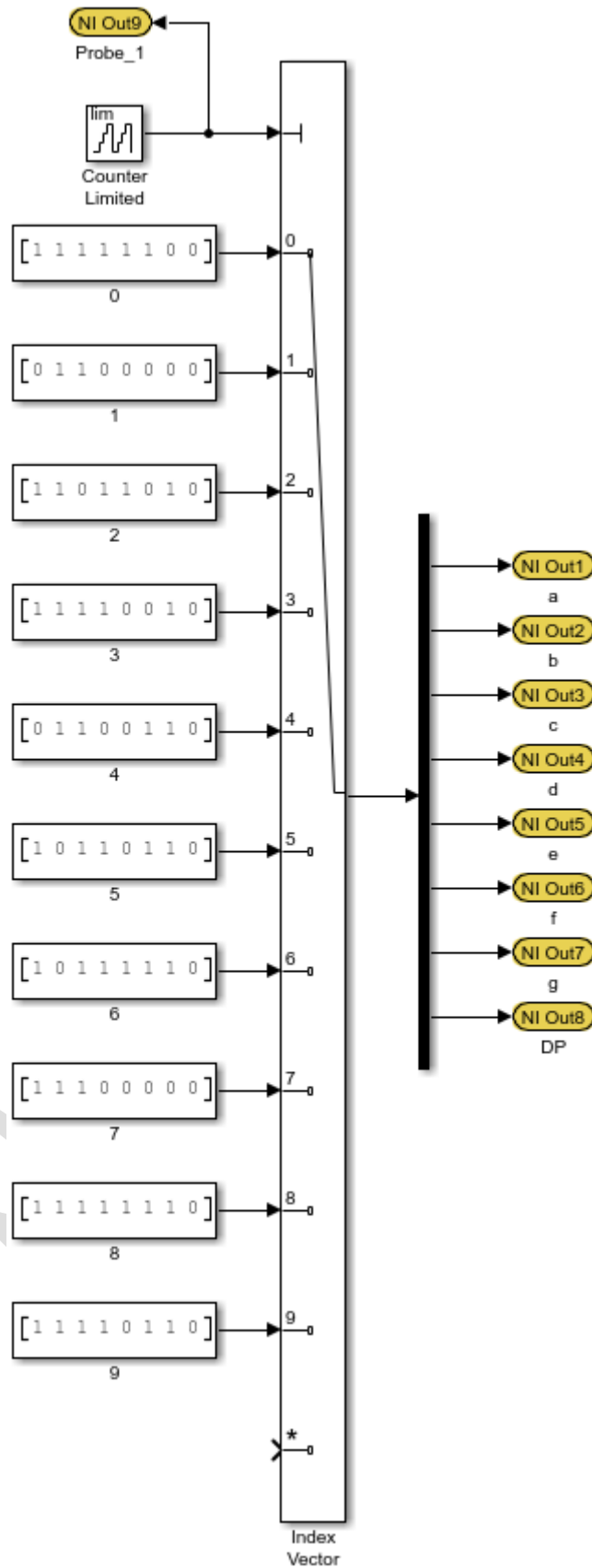


Fig. 20 – Modelul Matlab – Simulink specific aplicației nr. 3



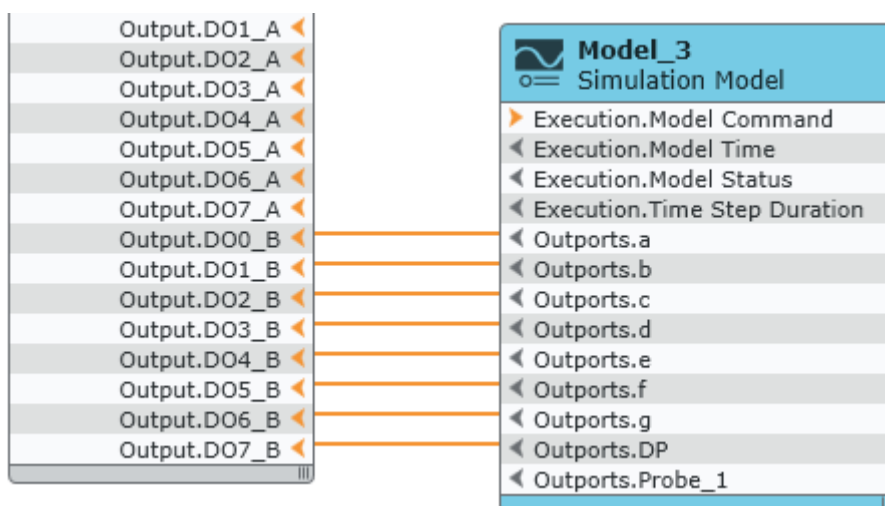


Fig. 21 – Asocierile realizate în cadrul mediului NI VeriStand specifice aplicației nr. 3

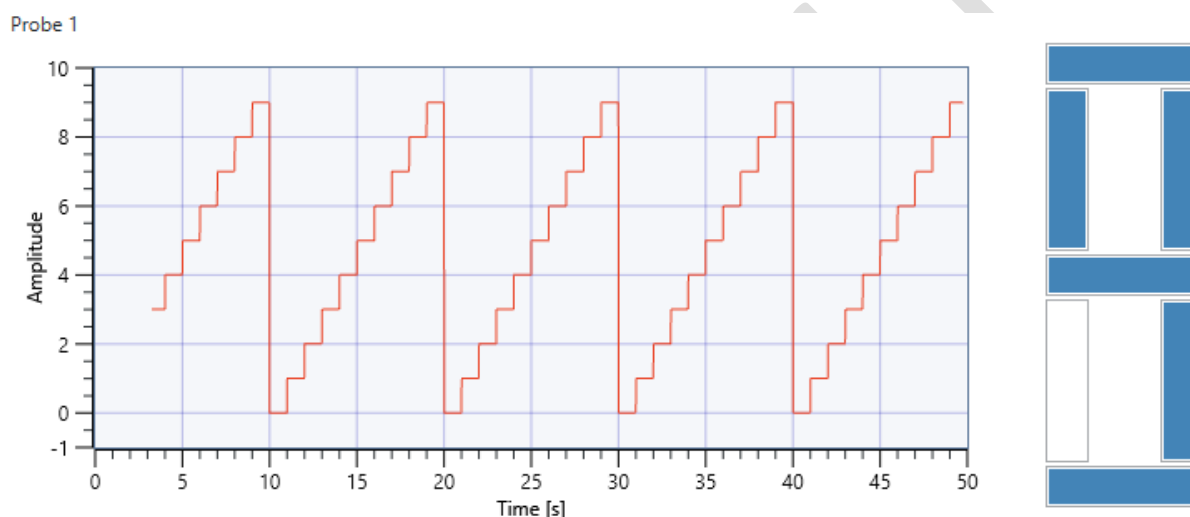


Fig. 22 – Panoul frontal specific aplicației nr. 3 implementat în mediului NI VeriStand

În cadrul aplicației nr. 3 a fost utilizată plăcuța modulară nr. 2, care conține un modul de afișaj numeric cu șapte segmente (Fig. 23). Plăcuța modulară a fost atașată la platforma de dezvoltare NI MyRIO 1900 prin intermediul conectorului „MXP\_B”.

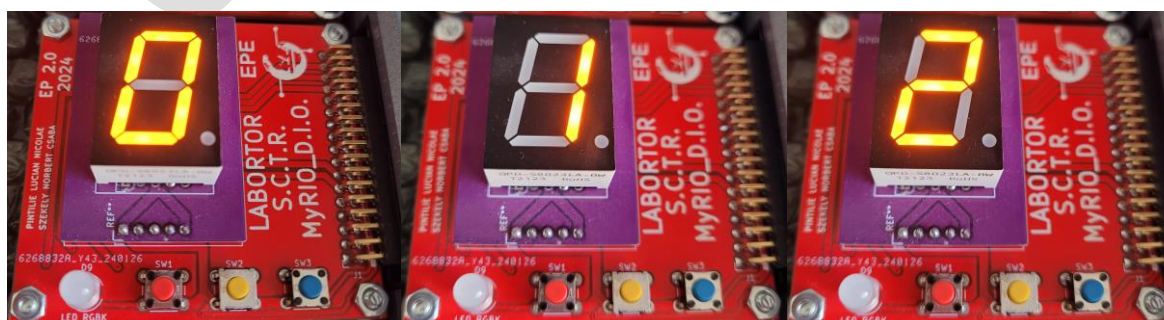


Fig. 23 - Acționarea asupra elementelor periferice din cadrul aplicației nr. 3

#### APLICAȚIA 4:

Se va implementa modelul Matlab – Simulink conform figurii (Fig. 24). Se vor realiza legăturile dintre model și perifericele sistemului de calcul NI MyRIO 1900 în mediul NI VeriStand conform figurii (Fig. 25) având în vedere asocierile următoare:

- Input.DI0\_C → Inports.DI\_0;
- Input.DI1\_C → Inports.DI\_1;
- Input.DI2\_C → Inports.DI\_2;
- Input.DI3\_C → Inports.DI\_3;
- Input.DI4\_C → Inports.DI\_4;
- Input.DI5\_C → Inports.DI\_5;
- Input.DI6\_C → Inports.DI\_6;
- Input.DI7\_C → Inports.DI\_7;

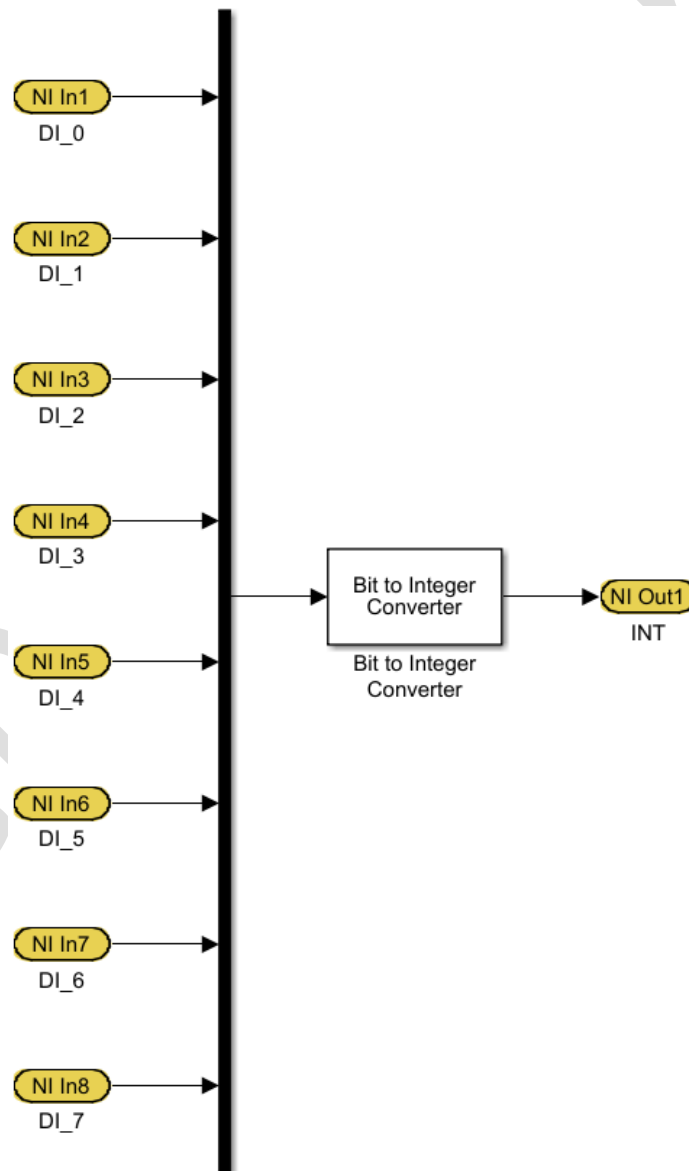


Fig. 24 – Modelul Matlab – Simulink specific aplicației nr. 4

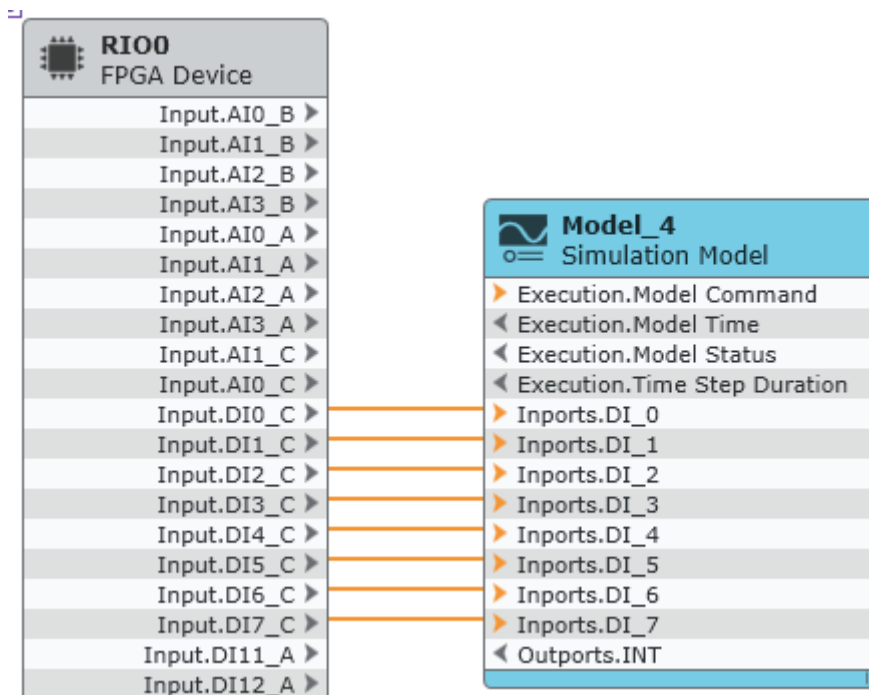


Fig. 25 – Asocierile realizate în cadrul mediului NI VeriStand specifice aplicației nr. 4

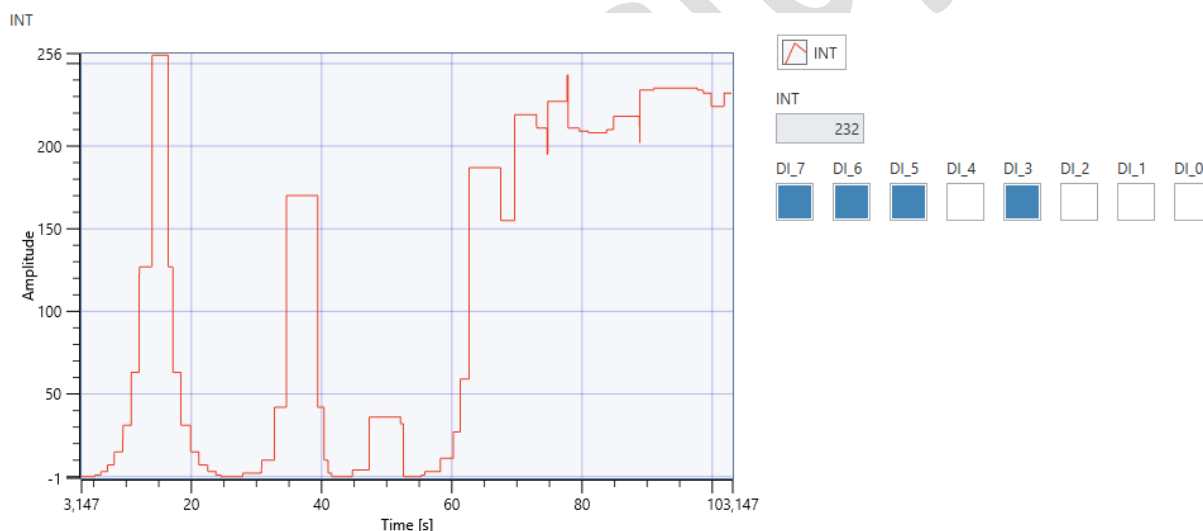


Fig. 26 – Panoul frontal specific aplicației nr. 4 implementat în mediului NI VeriStand

În cadrul aplicației nr. 4 a fost utilizată plăcuța modulară nr. 3 (Fig. 25), în componența căreia se regăsește opt comutatoare cu pârghie și auto-menținere mecanică. Plăcuța a fost atașată la platforma de dezvoltare NI MyRIO 1900 prin intermediul conectorului „MSP\_C”. Pe baza stării celor opt comutatoare, au fost generate diverse valori numerice întregi în intervalul [0 – 255]. Valorile rezultante au fost afișate atât numeric (pe graficul și afișajul numeric „INT” din cadrul panoului frontal) cât și binar în mod combinațional prin intermediul unui vector format din opt indicatori virtuali. Semnalul rezultat este unul de natură digital, mai precis discret cu mai multe nivele de amplitudine (Fig. 26). Pentru a decoda informația binară provenită de la cele opt intrări digitale a fost utilizat blocul „Bit to Integer Converter”. La baza acestei funcții este următoarea expresie:

Conf. Dr. Ing. Enikő Szőke – [Eniko.Szoke@emd.utcluj.ro](mailto:Eniko.Szoke@emd.utcluj.ro)

Asist. Dr. Ing. Lucian – Nicolae Pintilie – [Lucian.Pintilie@emd.utcluj.ro](mailto:Lucian.Pintilie@emd.utcluj.ro)

$$X_{(z)n} = \sum_{\substack{i=1 \\ i \leq n}}^n b_{n-i} \cdot z^{n-i}$$

Unde „X” reprezintă valoarea rezultantă din procesul de decodare, „z” baza de numerație, „n” numărul de biți (comutatoare sau intrări digitale) pe care este reprezentat șirul binar, „b” starea bitului (comutatorului sau intrării digitale), iar „i” indicele de ordine din șir.

În cazul de față, de la plăcuța modulară nr. 3, avem un șir de valori binare ( $z = 2$ ), reprezentat pe 8 biți ( $n = 8$ ). Valoarea rezultantă „X” poate fi exprimată ca și un număr întreg pe baza stării celor opt intrări digitale ( $b_0, b_1, b_2, b_3, b_4, b_5, b_6, b_7$ ) astfel:

$$X_{(2)8} = b_{8-1} \cdot 2^{8-1} + b_{8-2} \cdot 2^{8-2} + b_{8-3} \cdot 2^{8-3} + b_{8-4} \cdot 2^{8-4} + b_{8-5} \cdot 2^{8-5} + b_{8-6} \cdot 2^{8-6} + b_{8-7} \cdot 2^{8-7} + b_{8-8} \cdot 2^{8-8}$$

$$X_{(2)8} = b_7 \cdot 2^7 + b_6 \cdot 2^6 + b_5 \cdot 2^5 + b_4 \cdot 2^4 + b_3 \cdot 2^3 + b_2 \cdot 2^2 + b_1 \cdot 2^1 + b_0 \cdot 2^0$$

Spre exemplu: Să se determine valoarea rezultantă în format zecimal pentru șirul binar 11101000 exprimat pe opt biți (Fig. 26):

$$X_{(2)8} = 1 \cdot 2^7 + 1 \cdot 2^6 + 1 \cdot 2^5 + 0 \cdot 2^4 + 1 \cdot 2^3 + 0 \cdot 2^2 + 0 \cdot 2^1 + 0 \cdot 2^0$$

$$X_{(2)8} = 128 + 64 + 32 + 8$$

$$X_{(2)8} = 232$$

Conform figurii (Fig. 26) valorile din cadrul șirului binar au fost impuse prin intermediul comutatoarelor mecanice cu pârghie (Fig. 27), atașate la intrările digitale.



Fig. 27 – Acționarea elementelor periferice din cadrul plăcuței modulare nr. 3

Aplicația nr. 4 evidențiază deci faptul că, un set de intrări sau ieșiri digitale, pot fi tratate ca și un vector sau șir de valori. Pe baza acestora, se pot exprima diverse valori numerice în baza de numerație zecimală sau hexazecimală. Prin urmare există două moduri de abordare a procesului de gestionare a intrărilor sau ieșirilor digitale:

- gestionarea intrărilor sau ieșirilor digitale ca și terminale individuale (eng. digital lines);
- gestionarea intrărilor sau ieșirilor digitale ca și magistrale (eng. digital ports);

Modul de lucru individual permite gestionarea independentă a stării fiecărui terminal digital în parte cu un singur bit. Acest mod de lucru mai poate fi întâlnit în literatura de specialitate ca și mod de gestionare „Serial” (serializat).

Tratarea intrărilor și ieșirilor în regim de magistrale, presupune lucrul cu matrice, vectori sau șiruri finite de biți care comandă registre de terminale sub formă combinațională. Adică prin intermediul unei singure cifre exprimată în hexazecimal, va fi posibilă gestionarea unui grup de patru intrări sau ieșiri digitale. Acest mod de lucru mai poate fi întâlnit în literatura de specialitate ca și mod de gestionare „Paralel” (vectorial).

#### IV. CONCLUZIE:

Procesul de gestionare a informației care comandă intrările și ieșirile digitale se poate realiza în diverse moduri de lucru:

- gestionarea informației binare prin intermediul operatorilor logici;
- gestionarea informației binare prin intermediul operatorilor de deplasare;
- gestionarea informației binare prin intermediul șirurilor, vectorilor și al matricelor;
- gestionarea informației binare prin intermediul operațiilor de schimbare a bazelor de numerație și calcule aritmetice.

Operațiile cu semnale digitale primitive (impulsuri binare) pot conduce înspre generarea de semnale discrete (cu mai multe nivele de amplitudine).

Reprezentarea semnalelor discrete necesită deci baze de numerație superioare domeniului binar.

Există diverse operații speciale cu semnale digitale precum:

- întârzierea timpului de propagare al impulsului (eng. time / unit delay);
- memorarea stării digitale anterioare (eng. sample and hold - memory);
- alterarea stării digitale (ex. inversare logică – funcția „NOT”);
- determinarea fronturilor (eng. edge detection);
- numărarea impulsurilor (eng. pulse counter);
- identificarea valorilor pe bază de tabele asociative (eng. LookUp Tables);
- modificarea indicelui de ordine din șirul binar (eng. bit-shifting);
- decodarea informației binare pe baza regulilor de conversie în alte baze de numerație;

#### V. BIBLIOGRAFIE: